

⑨日本国特許庁

⑩特許出願公開

公開特許公報

昭54—34662

⑪Int. Cl.²
H 03 F 3/68

識別記号

⑫日本分類
98(5) A 331

庁内整理番号
6832-5J

⑬公開 昭和54年(1979)3月14日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭過渡変動防止回路を有する増幅器

東京都港区芝罘平町10番地 沖
電気工業株式会社内

⑮特 願 昭52-100138

⑯出 願 人 沖電気工業株式会社

⑰出 願 昭52(1977)8月23日

東京都港区芝罘平町10番地

⑱発 明 者 中村和彦

⑲代 理 人 弁理士 鈴木敏明

明 細 書

1. 発明の名称

過渡変動防止回路を有する増幅器

2. 特許請求の範囲

増幅器の入力または出力端子に抵抗及び直流阻止用コンデンサを接続し、直流的に接地電位であるように形成した過渡変動防止回路を有する増幅器。

3. 発明の詳細な説明

本発明は、搬送装置において多数の信号源を結合し又は多数の負荷を駆動するための増幅器に関し、信号源又は負荷を接続するに用いる簡単かつ安価な過渡変動防止回路を有する増幅器である。

従来装置を第1図及び第2図に示す。第1図において、1は結合増幅器、2は変成器、3は結合増幅器の入力端子、4は結合増幅器の入力端子(接地)、5₁～5_nは信号源である。信号源5₁～5_nの出力は結合増幅器の入力端子3、4に接続されている。

第2図において、11は分配増幅器、12は変

成器、13は分配増幅器の出力端子、14は分配増幅器の出力端子(接地)、15₁～15_nは負荷である。負荷15₁～15_nは分配増幅器の出力端子13、14に接続されている。

第1図における結合増幅器1は多数の信号源5₁～5_nを結合する増幅器であり、以下に述べる二条件を満足しなければならない。

(1) 結合増幅器が多数の信号源を接続している状態で、動作中に或任意の信号源を接続または切離した場合に、他の信号源の出力レベルの変動を抑圧するため、入力インピーダンスは低インピーダンスである。

(2) 信号源の出力は濾波器となっており、信号源を結合増幅器に接続する場合、濾波器に使用されているコンデンサの電位と結合増幅器の入力端子の電位とが一般に異なるため過渡電流が流れ、結合増幅器の動作点が過渡変動の間変動し、結合増幅器は飽和点まで達し、他の信号源出力に妨害を与える。結合増幅器の信号源に使用される濾波器は一般に不平衡回路であり、濾波器のコンデンサ

には電荷が蓄積されていないのでコンデンサの電位は接地電位となるため、結合増幅器の入力端子は直流的に接地電位でなければならない。

第2図における分配増幅器11は多数の負荷151～15nを駆動する増幅器で、結合増幅器と同様な条件を具備しなければならない。

従来の結合または分配増幅器は以上の条件を満足させるため、入力インピーダンスまたは出力インピーダンスを低インピーダンス化し、入力端子または出力端子を接地電位とするために変成器が使用されていた。しかし、変成器を使用した場合は高価であり、かつ低入力インピーダンス化が困難である欠点を有していた。

本発明の目的は搬送装置における上記の欠点を除去することにある。

そのための本発明の構成は、増幅器の入力または出力端子に抵抗及び直流阻止用コンデンサを接続し、直流的に接地電位であるように形成した過渡変動防止回路を有する増幅器である。以下、本発明について詳細に説明する。

信号源出力に妨害を与えることがない。

また、第4図は本発明の第2の実施例で、31は分配増幅器、32は分配増幅器の出力端子、33は分配増幅器の出力端子（接地）、34はコンデンサ、35は抵抗、36は過渡変動防止回路の出力端子、37は過渡変動防止回路の出力端子（接地）、381～38nは負荷である。

第4図において、コンデンサ34は分配増幅器31の出力端子32と過渡変動防止回路の出力端子36との間に直列に接続され、抵抗35は過渡変動防止回路の出力端子36、37間に接続されている。

コンデンサ34は直流阻止用、抵抗35は過渡変動防止回路の出力端子を接地電位とするものである。これらコンデンサ34及び抵抗35は分配増幅器31の出力端子32、33の低インピーダンス化を防げない。従つて、他の負荷の印加レベルの変動を抑圧でき、また、他の負荷に妨害を与えることがない。

本発明の第3の実施例を第5図、第6図に示す。

第3図は本発明の第1の実施例であり、第3図において21は結合増幅器、22は結合増幅器の入力端子、23は結合増幅器の入力端子（接地）、24はコンデンサ、25は抵抗、26は過渡変動防止回路の入力端子、27は過渡変動防止回路の入力端子（接地）、281～28nは信号源である。

第3図において、過渡変動防止回路の入力端子26及び27の間に抵抗25を接続し、かつ結合増幅器21の入力端子22と過渡変動防止回路の入力端子26との間にコンデンサ24が直列に接続される。信号源出力は過渡変動防止回路の入力端子26、27に接続されている。

コンデンサ24は直流阻止用、抵抗25は過渡変動防止回路の入力端子26を接地電位とするものである。結合増幅器21が低入力インピーダンスに形成してあり、これら抵抗25及びコンデンサ24は結合増幅器21の入力端子22、23の低インピーダンス化を防げない。従つて、他の信号源の出力レベルの変動を抑圧でき、また、他の

本発明の第1及び第2の実施例は不平衡回路であるが、第3の実施例は平衡回路にしたものである。すなわち、不平衡回路を平衡回路の中心（接地）を中心として二組組合せたものである。

第5図において、41は結合増幅器、44、44'は直流阻止用コンデンサ、45、45'は過渡変動防止回路の入力端子46、47を接地電位（平衡回路の中心49を接地）とする抵抗である。481～48nは信号源である。前記の抵抗45、45'及びコンデンサ44、44'は結合増幅器の入力端子の低インピーダンス化を防げない。従つて他の信号源出力に妨害を与えることがない。

第6図において51は分配増幅器、54、54'は直流阻止用コンデンサ、55、55'は過渡変動防止回路の出力端子56、57を接地電位とする抵抗である。581～58nは負荷である。前記の抵抗55、55'及びコンデンサ54、54'は分配増幅器51の入力端子の低インピーダンス化を防げない。従つて他の負荷の印加レベルの変動を抑圧でき、また他の負荷に妨害を与えることがな

い。

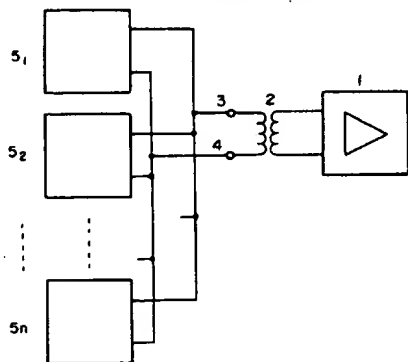
以上説明したように、本発明によれば、増幅器の入力または出力端子に抵抗，コンデンサを付加することにより、容易かつ安価に過渡変動防止を行うことができる。

4. 図面の簡単な説明

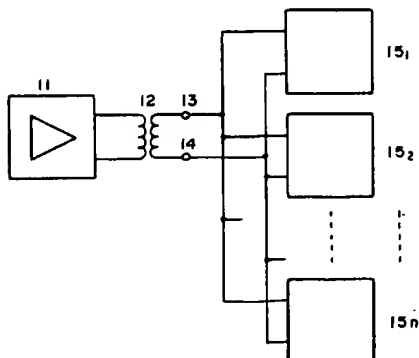
第1図及び第2図は従来装置のブロック図、第3図，第4図及び第5図並びに第6図はそれぞれ本発明の第1，第2及び第3の実施例を説明するためのブロック図である。

21，41…結合増幅器、22，23…結合増幅器21の入力端子、31，51…分配増幅器、32，33…分配増幅器31の出力端子、24，34…コンデンサ、25，35…抵抗、26，27…過渡変動防止回路の入力端子、36，37…過渡変動防止回路の出力端子、28₁～28_n，48₁～48_n…信号源、38₁～38_n，58₁～58_n…負荷、49，59…平衡回路の中心点。

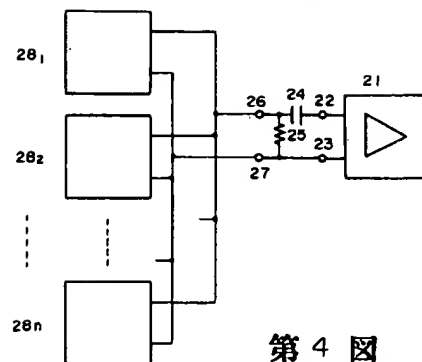
第1図



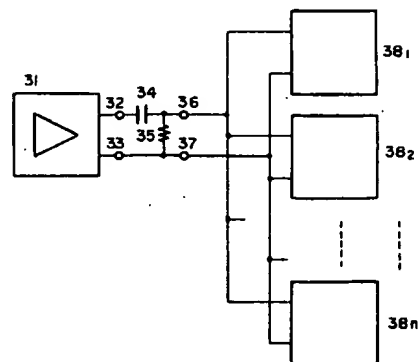
第2図



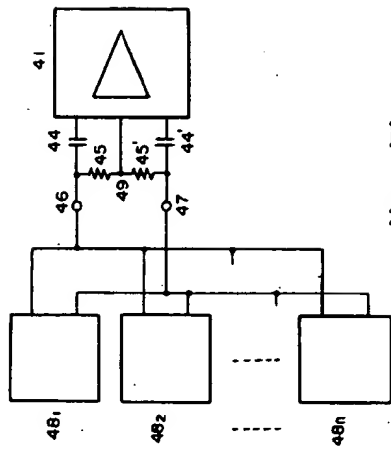
第3図



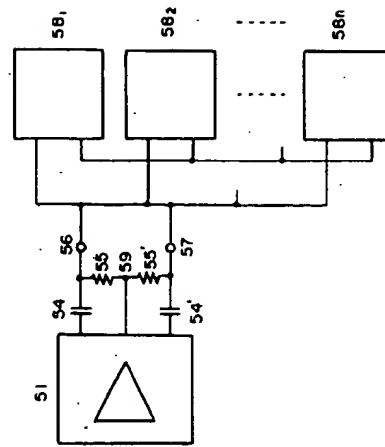
第4図



第5図



第6図



PAT-NO: JP354034662A

DOCUMENT-IDENTIFIER: JP 54034662 A

TITLE: AMPLIFIER CONTAINING
TRANSIENT FLUCTUATION PREVENTING
CIRCUIT

PUBN-DATE: March 14, 1979

INVENTOR-INFORMATION:
NAME

NAKAMURA, KAZUHIKO

ASSIGNEE-INFORMATION:
NAME

COUNTRY

OKI ELECTRIC IND CO LTD

N/A

APPL-NO: JP52100138

APPL-DATE: August 23, 1977

INT-CL (IPC): H03F003/68

US-CL-CURRENT: 330/253, 330/255 , 330/261

ABSTRACT:

PURPOSE: To prevent the transient fluctuation
for the amplifier which

combines a number of signal sources and drives many loads in a carrier device, by securing the earth potential in terms of DC through connection of the DC blocking capacitor or the resistance to the input or output terminal of the amplifier.

COPYRIGHT: (C)1979,JPO&Japio